

蛍光 X 線検出器 Silicon Drift Detector の電気的特性評価

～高抵抗化による漏れ電流の低減～

E-02141 山本 和代
松浦研究室

【背景】現在多くの分野で物質中の元素分析が望まれている。中でも蛍光 X 線分析器が注目されているが、高価である為に汎用化が望まれている。その分析器中の X 線検出器として SDD (Silicon Drift Detector) が注目されている。素子の膜厚全体に空乏層を広げる為に高い逆バイアス電圧が必要になり、漏れ電流が増大する。結果、素子を薄くする必要があり、高エネルギー X 線の通過による検出効率低下の問題がある。そこで、昨年度に抵抗率 $2 \text{ k}\Omega \cdot \text{cm}$ の基板で SDD を作製、実用化を目指したが、漏れ電流値が目標の -1 nA 以上であった為²⁾、更なる漏れ電流の低減が望まれている。又、SDD の簡素化を目指し、リング本数 3 本の研究もなされている³⁾。

【目的】リング本数 3 本の SDD に用いる Si 基板(膜厚 0.3 mm) 抵抗率を昨年度より高い、 $5 \text{ k}\Omega \cdot \text{cm}$ の基板で素子を作製し、漏れ電流の低減を目指す。

【実験方法】SDD の n 層 (アノード) に最も近いリングに -5 V 、最外周リングに -80 V を印加し、p 層 (カソード) に $0 \sim -100 \text{ V}$ のを印加した時とリング電圧無印加時の電流・電圧 (I-V) 測定を行い、SDD の漏れ電流値を調べる。又、最外周リングに $0 \sim -80 \text{ V}$ の電圧を印加した時のリング間に流れる I-V 測定を行った。

【実験結果及び考察】昨年度の第一次試作素子 ($2 \text{ k}\Omega \cdot \text{cm}$) と今年度に作製した第二次試作素子 ($5 \text{ k}\Omega \cdot \text{cm}$) のリング電圧無印加状態における漏れ電流値の測定結果を図 1 に示す。抵抗率を上げたことで第二次試作素子は漏れ電流を五分の一程度に低減できた。

次にリング電圧を印加した状態で I-V 測定結果は、昨年度にはなかった漏れ電流の増加が見られた。そこで、SDD の構造に問題があるのではないかと考え、p 層-リング間での I-V 測定を行ったところ、電流が多量に流れていた。これは p 層とリング間に挟まれた i 層 (Si 基板) が p 型の為ではないかと考え、Si 基板の伝導型を業者に確認したところ、n 型であった。そこで、n 層をベース、p 層をコレクタ、リングをエミッタと想定し、トランジスタ特性の測定を行った。その結果、約 8 倍程度の増幅率をもつ PNP トランジスタとして働いており、SDD の構造には問題がない事が判った。

この素子を用いて X 線検出を行う為に、最も n 層の漏れ電流が低減できる p 層電圧とリング電圧を探った。四角形 3 本リングのリング電圧を変化させた時の n 層側漏れ電流測定結果を図 2 に示す。p 層印加電圧が -100 V の時、リング電圧が -80 V で漏れ電流は最も小さかった。空乏層をより素子全体に広げる観点から考慮すれば、リング電圧は -80 V が最適である。更に、リング電圧が -80 V である時、p 層印加電圧が $-40 \sim -45 \text{ V}$ 程度で -1 nA 以下まで低減できることが分かった。

次に同一基板で作製された PIN ダイオードの検出器容量の測定結果を図 3 に示す。 -40 V 時に低周波数と高周波数の容量がほぼ同じとなっていることから、 -40 V 程度で素子全体が空乏化していると言える。従って、 -40 V 以上の印加電圧で X 線素子として働く事がわかった。

【結論】リング形状が四角形でリング本数 3 本の SDD において最適なリング電圧値は -80 V で、その時漏れ電流値を -1 nA 以下に抑える場合、p 層の印加電圧は $-40 \sim -45 \text{ V}$ が最適である事がわかった。

【謝辞】試料を作製して頂いた株式会社三社電機製作所の皆様並びに、本研究のご指導ご協力いただいた本学、応用化学科 谷口教授に心より感謝致します。

【参考文献】1) 中井泉 「蛍光 X 線分析の実際」朝倉書店 (2005) 1 章、3 章、13 章

2) 原雄人 「X 線検出用素子 Silicon Drift Detector の電気特性評価」平成 17 年度 卒業論文

3) 松浦秀治 谷口一雄 宇高忠 特願 2006-336727

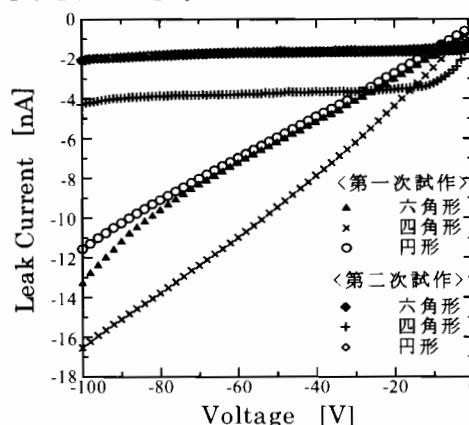


図 1 第一次素子と第二次素子の比較

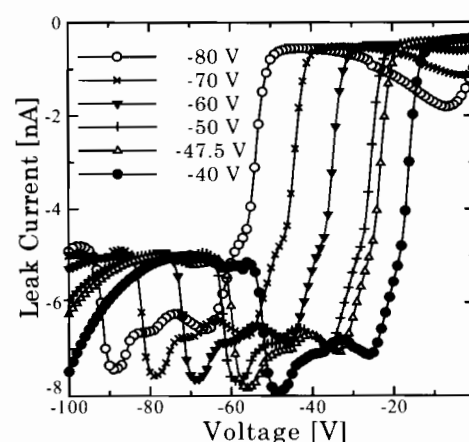


図 2 四角形 3 本リングの n 層側測定結果

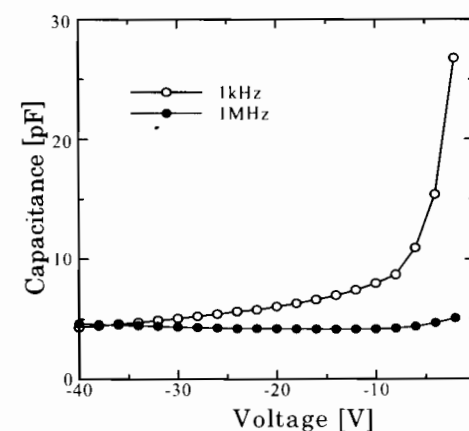


図 3 PIN photo diode の検出器容量