

放電電流過渡分光法による Si 上の BST 薄膜のトラップ評価

長谷貴志 松浦秀治

大阪電気通信大学工学部
〒572-8530 寝屋川市初町 18-8

あらまし 強誘電体を用いた FET 型不揮発性メモリである MFS 構造で指摘されている問題点(強誘電体層に電荷が注入され、情報が消滅する点)を、高誘電率常誘電体層で電荷注入を防ぐことで解決するために、MDFDS 構造を提案している。この MDFDS 構造に用いる高誘電率絶縁膜として BST ($Ba_xSr_{1-x}TiO_3$) 誘電体材料を検討しているが、さらに高い絶縁性の BST 薄膜を成膜する必要がある。そのため、漏れ電流に影響を及ぼすトラップを放電電流過渡分光(DCTS)法で評価した。そして、BST 薄膜の放電電流からトラップを評価し、漏れ電流に影響するトラップ(トラップ準位約 1.14 eV)を見出した。また、以前に報告されている DCTS 法では考慮されていなかった、トラップの存在する位置による DCTS 信号の変化について検討した。

キーワード 強誘電体 不揮発性メモリ BST トラップ 漏れ電流 放電電流過渡分光法(DCTS)

Determination of Trap Densities and Energy Levels in a Thin BST Film on Si by Discharge Current Transient Spectroscopy

Takashi Hase and Hideharu Matsuura

Department of Electronics, Osaka Electro-Communication University
Hatsu-cyo 18-8, Neyagawa, Osaka 572-8530, Japan

Abstract In FET-type nonvolatile memories with MFS (metal-ferroelectric-semiconductor) structure, it is pointed out that data retention time becomes short due to charged carrier injection into the ferroelectric layer. In order to solve this problem, MDFDS (M-dielectric-F-dielectric-S) structure is proposed. In this structure, two dielectric layers prevent the injection. In order to obtain high resistive BST ($Ba_xSr_{1-x}TiO_3$) layers with a high dielectric constant, the relationship between traps and a leakage current in the layer was investigated. The densities and energy levels of traps in BST were determined by DCTS (discharge current transient spectroscopy), and traps with the trap levels of around 1.14 eV were found to affect the leakage current. Moreover, the relationship between DCTS signals and the position of traps in the film was discussed, since it had not been discussed in the previous papers.

Key words ferroelectric, nonvolatile memory, BST, traps, leakage current, discharge current transient spectroscopy (DCTS)

1. はじめに

パーソナルコンピュータ等に用いられている DRAM メモリは高速で動作するが、揮発性である。一方、ハードディスクドライブ (HDD) は不揮発性であるが、低速で動作する。また、フラッシュメモリはデータの読み出しを高速で行えるが、書き込みは低速であり、書き換え可能回数が 10^6 回と少ない。そこで、不揮発性であり、高速で動作し、書き換え可能回数が 10^{12} 回以上のメインメモリが必要とされている。

現在、強誘電体を DRAM メモリのキャパシタ部分に用いた不揮発性メモリ (FRAM)¹⁾ の実用化が試みられている。DRAM に必要なリフレッシュ動作が不必要なため、高速動作が可能である。しかし、DRAM と同じ構造のため、集積度を上げると必要なキャパシタ容量を確保できなくなる。また、情報を読み出すたびに強誘電体の分極が反転されるために、反転回数が多くなり、耐久性が低くなる。

FRAM のこれらの問題点を解決するために、MFS 構造 FET 型不揮発性メモリが考案された^{2,3)}。図 1 に示すように、MOS トランジスタの酸化膜層に強誘電体を用いている。読み出し時には、強誘電体層の残留分極の方向でチャンネルの有無が決まり、ドレイン電流の大きさを情報と判断できるため、高速動作が可能である。さらに、強誘電体の分極を変化させる必要がないために、分極の反転回数を最小限にできる。また、電荷を蓄積する役割のキャパシタが必要ないので、占有面積を小さくできる。しかし、強誘電体層に電荷が注入されると、残留分極によりできたチャンネルが消滅してしまう。

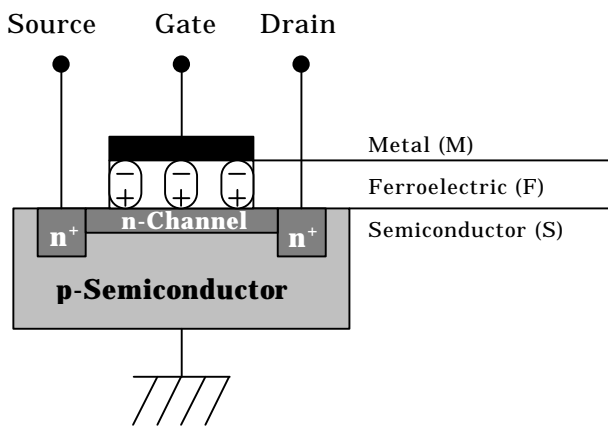


図 1 MFS 構造 FET 型メモリ

この電荷注入の問題を解決するために、

MDFDS 構造を提案している。この構造を図 2 に示す。この構造は、MFS 構造の強誘電体層を高誘電率の常誘電体層で挟み込んだ構造である。高誘電率常誘電体の誘電率を ϵ_{D1} 、 ϵ_{D2} 、低誘電率強誘電体の誘電率を ϵ_F とし、すべての膜厚が等しい場合を考えると、高誘電率常誘電体にかかる電界 E_{D1} 、 E_{D2} と、低誘電率強誘電体にかかる電界 E_F との関係は

$$E_{D1} : E_F : E_{D2} = \frac{1}{\epsilon_{D1}} : \frac{1}{\epsilon_F} : \frac{1}{\epsilon_{D2}} \quad (1)$$

となる。そして、 $\epsilon_{D1} > \epsilon_F$ 、 $\epsilon_{D2} > \epsilon_F$ であるので、 $E_{D1} < E_F$ 、 $E_{D2} < E_F$ となる。したがって、強誘電体層に高い電界がかかるため、十分な分極が得られる。さらに、常誘電体層にかかる電界が低いため、漏れ電流が減少し、強誘電体層への注入電荷を減少できる。そのため、常誘電体部分には高い誘電率と優れた絶縁性の両方が求められている。

シリコン窒化膜に関して、絶縁膜の漏れ電流はトラップと密接な関係があると報告されている⁴⁾。このことから、絶縁膜中のトラップを評価することにより、絶縁膜の漏れ電流の機構を調べることができる。

本研究では、放電電流過渡分光 [discharge current transient spectroscopy: DCTS] 法^{5,6)} により、高誘電率の期待できる BST 絶縁膜 ($\text{Ba}_x\text{Sr}_{1-x}\text{TiO}_3$) のトラップ評価を行う。さらに、以前の報告では考慮されていなかった膜中のトラップの位置による DCTS 信号の変化を明らかにする。

2. 放電電流過渡分光法

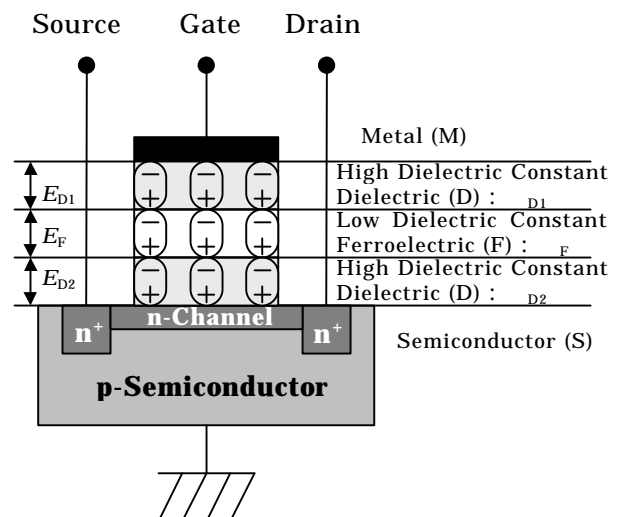


図 2 MDFDS 構造 FET 型メモリ

2.1. DCTS 法の基本原理

半導体上に絶縁体薄膜を成膜後、金属電極を蒸着させ、キャパシタを作製する。このキャパシタの放電電流を測定する回路を図3に示す。図中の電圧と電流の方向を正と定義する。さらに議論を簡単にするために、正孔だけに注目する。

図4(a)に示すように、充電電圧 V_{cha} 及び放電電圧 V_{dis} を印加すると、図4(b)に示す充電電流 $I_{cha}(t)$ と放電電流 $I_{dis}(t)$ が流れる。このときの $I_{cha}(t)$ は絶縁膜に吸収される電流 $I_a(t)$ と漏れ電流 I_l の和である。また $I_{dis}(t)$ は絶縁膜から放出された電流 $I_a(t)$ と漏れ電流 I_l の和である。このとき、測定回路の抵抗が低いため、キャパシタの幾何学的容量による充放電は瞬時に終わり、測定器ではこれらの電流は検出されない。

簡単のために、単一準位の正孔トラップが絶縁膜中に存在し、そこから放出された正孔は電流が負の方向に流れると仮定する。充電時間を十分に長くすると、この絶縁膜に $t=0$ s で

$$Q_i(0) = qN_i S \quad (2)$$

の電荷がトラップされている [q : 電子の電荷量、 S : 電極面積、 N_i : 単位面積あたりのトラップ数] 放電中、この膜中の電荷量は

$$\frac{dQ_i(t)}{dt} = -e_p Q_i(t) \quad (3)$$

に従って減少する [e_p : 正孔の放出割合] したがって、放電時間 t での絶縁膜中に残っている電荷量は

$$Q_i(t) = Q_i(0) \exp(-e_p t) \quad (4)$$

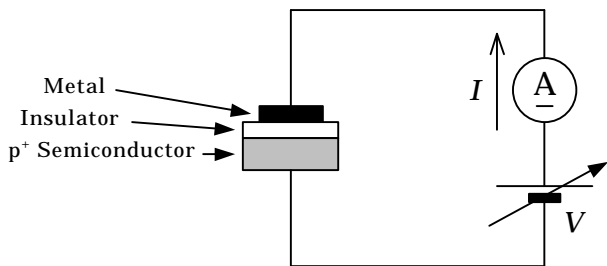


図3 測定回路

で表される。 $Q_i(t)$ の減少分が測定回路に流れるので、 $I_{dis}(t)$ は

$$I_{dis}(t) = \frac{dQ_i(t)}{dt} = -qSN_t e_p \exp(-e_p t) + I_l \quad (5)$$

と表わされる。

N_i と e_p を独立に求めるために、 $N_i x \cdot \exp(-x+1)$ という関数を考える。この関数は $x=1$ で最大値 N_i となるので、 x と N_i を独立に求めることができる。そこで、DCTS 信号を

$$\begin{aligned} D(t) &\equiv -\frac{t \cdot \exp(1)}{qS} [I_{dis}(t) - I_l] \\ &= N_i e_p t \cdot \exp(-e_p t + 1) \end{aligned} \quad (6)$$

と定義する。 $e_p t_m = 1$ になるとき $D(t)$ は最大値をとるので、 $D(t)$ のグラフの最大値から

$$N_i = D(t_m) \quad (7)$$

と

$$e_p = \frac{1}{t_m} \quad (8)$$

が独立に求められる。また、正孔の放出が熱放出の場合、トラップ準位は

$$E_t - E_v = kT \cdot \ln(n_p t_m) \quad (9)$$

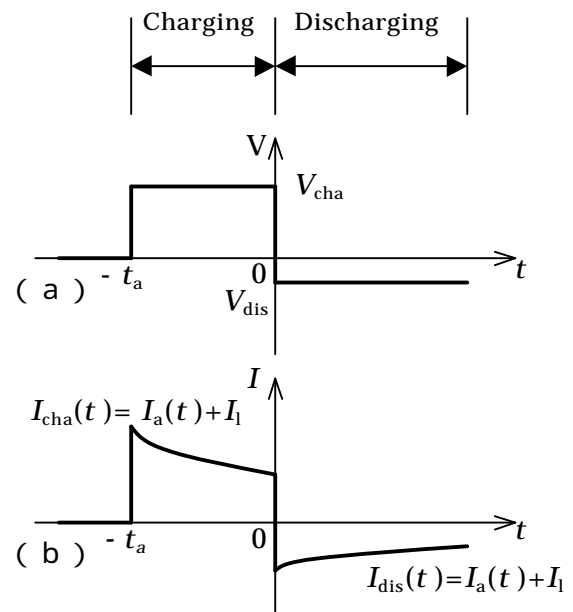


図4 印加電圧と計測される電流

となる [n_p : 正孔の脱出周波数、 E_v : 価電子帯上端、 k : ボルツマン定数、 T : 絶対温度] 以下の議論では n_p は絶縁膜の光学フォノン周波数に近いと考え、 $n_p \approx 10^{13} \text{ s}^{-1}$ とする。

次に、異なる準位に複数のトラップが存在する場合を検討する。すべてのトラップからの放電電流が加算されるため、DCTS 信号は

$$D(t) = \sum_i N_t^i e_p^i t \cdot \exp(-e_p^i t + 1) \quad (10)$$

となる。

さらに、トラップ準位がエネルギー的に分布している場合を検討する。単位面積、単位エネルギーあたりのトラップ数を $G(E)$ とすると、DCTS 信号は

$$D(t) = \int G(E) e_p(E) t \cdot \exp[-e_p(E)t + 1] dE \quad (11)$$

となる。ここで、 $e_p(E)t \cdot \exp[-e_p(E)t]$ をデルタ関数 $kT \delta(E - E_m)$ で近似すると

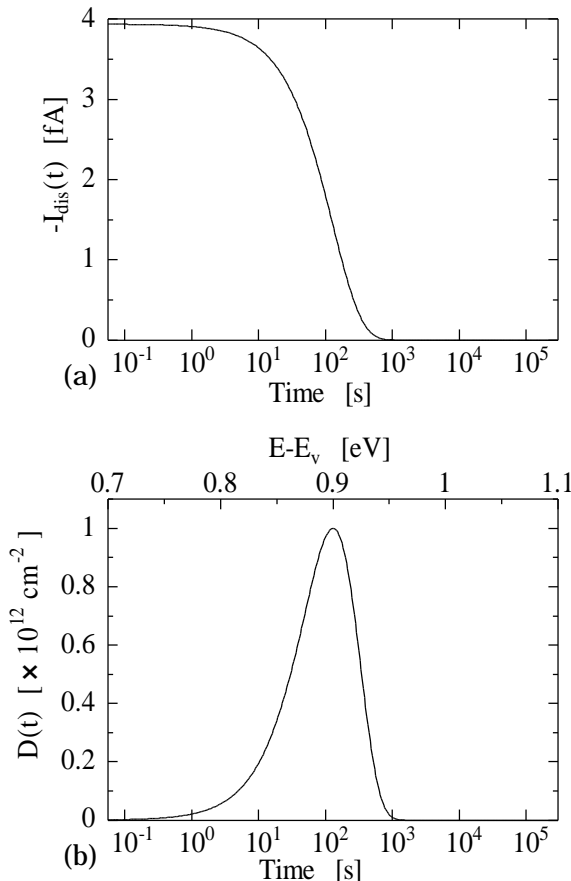


図5 最も単純な放電電流と DCTS 信号

$$G(E) \approx \frac{D(t)}{kT \cdot \exp(1)} \quad (12)$$

で表される。

単一トラップ ($E_t = 0.9 \text{ eV}$ 、 $N_t = 1.0 \times 10^{12} \text{ cm}^{-2}$) を有する絶縁体薄膜を仮定した場合の、放電電流と DCTS 信号を図 5 に示す。ここで、測定温度を 300 K、電極面積を 3.14 mm^2 、 $V_{\text{dis}} = 0 \text{ V}$ とし、式(5) と式(6)から計算した。図 5(a)の放電電流からは、トラップ準位、密度ともに評価できないが、DCTS 信号に変換すると図 5(b)のようにピークが現れ、そのピークより簡単にトラップの準位と密度を評価できることがわかる。

2.2. トラップ位置による DCTS 信号の変化

以前に報告されている論文では、すべてのトラップされた電荷が負方向に放電されると仮定していた。本研究では、絶縁膜中において図 6 に示す 3カ所のトラップ位置による DCTS 信号について検討する。

2.2.1. 絶縁膜 - 半導体界面付近にトラップされた正孔の放出

絶縁膜 - 半導体界面付近にトラップされた正孔が放出されると、図 7 の(A)の方向に正孔が移動する。このとき、正孔の移動による電流は正の方向に流れるので、式(5)から

$$I_{\text{dis}}(t) = qSN_t e_p \exp(-e_p t) + I_1 \quad (13)$$

のように正に検出され、式(6)の DCTS 信号は

$$\begin{aligned} D(t) &= -\frac{t \cdot \exp(1)}{qS} [I_{\text{dis}}(t) - I_1] \\ &= -N_t e_p t \cdot \exp(-e_p t + 1) \end{aligned} \quad (14)$$

と表され、負となる。

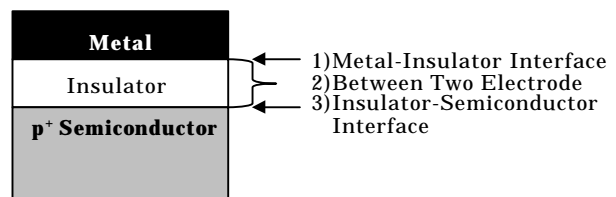


図6 トラップの存在する位置

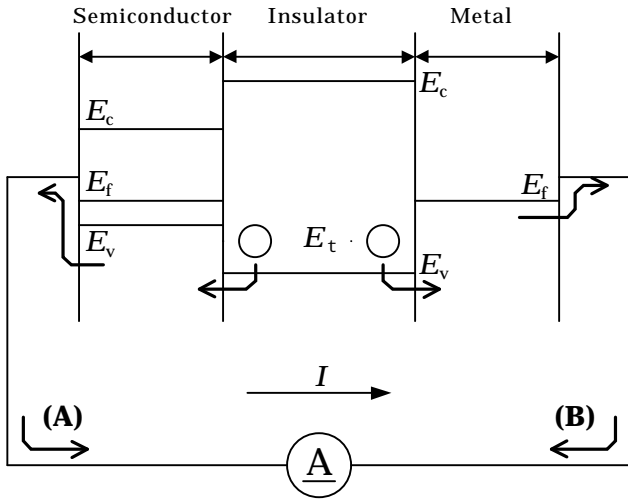


図7 トラップより放出された正孔の移動経路

2.2.2. 金属 - 絶縁膜界面付近にトラップされた正孔の放出

金属 - 絶縁膜界面付近にトラップされた正孔が放出されると、図7の(B)の方向に正孔が移動する。このとき正孔の移動による電流は負となるので、式(5)から

$$I_{\text{dis}}(t) = -qSN_t e_p \exp(-e_p t) + I_1 \quad (15)$$

となり、式(6)の DCTS 信号は

$$D(t) = -\frac{t \cdot \exp(1)}{qS} [I_{\text{dis}}(t) - I_1] \\ = N_t e_p t \cdot \exp(-e_p t + 1) \quad (16)$$

と表され、正となる。

図8に、トラップ準位が金属側0.8eVと半導体側1.0eVの2種類が存在し、そのトラップの密度を各 $1.0 \times 10^{12} \text{ cm}^{-2}$ 、温度を300KとしたときのDCTS理論曲線を示す。このように異なる界面に単一トラップが存在する場合には、各々のトラップに対して正及び負のDCTS信号が現れる。ただし、トラップ準位が接近してくると、互いに相殺し合うために、ピークが小さくなることに注意しなければならない。つまり、絶縁膜 - 半導体界面付近と金属 - 絶縁膜界面付近とのトラップ密度の差がDCTS信号として検出されることを意味する。

2.2.3. 絶縁膜中に一様に分布するトラップからの正孔の放出

絶縁膜中に一様に正孔がトラップされると、膜中に正電荷が一様に分布する。したがって、

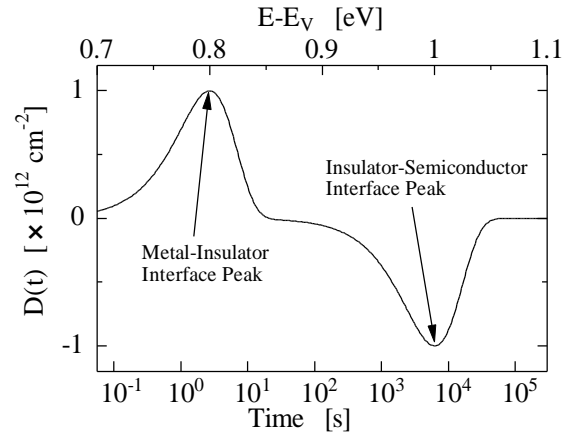


図8 異なる場所かつ離れた準位にトラップが存在する場合のDCTS信号

絶縁膜内の電位Vは、ポアソン方程式

$$\frac{d^2 V}{dx^2} = -\frac{r}{\epsilon_0 \epsilon_i} \quad (17)$$

を解くことで

$$V = -x^2 \frac{r}{2\epsilon_0 \epsilon_i} + x \left(\frac{V_{\text{dis}}}{d} + \frac{r}{2\epsilon_0 \epsilon_i} d \right) \quad (18)$$

と求められる [x : 絶縁膜 - 半導体界面からの距離、 ϵ_0 : 真空誘電率、 ϵ_i : 絶縁膜の比誘電率、r : トラップされている正孔の密度、d : 絶縁膜の膜厚] この式より求められる絶縁膜中の電圧分布を図9に示す。この図より明らかなように、絶縁膜内部より放出された正孔は、分岐点 x_b より半導体側(A)に存在すると半導体方向に移動し、正の放電電流となる。また、金属側(B)

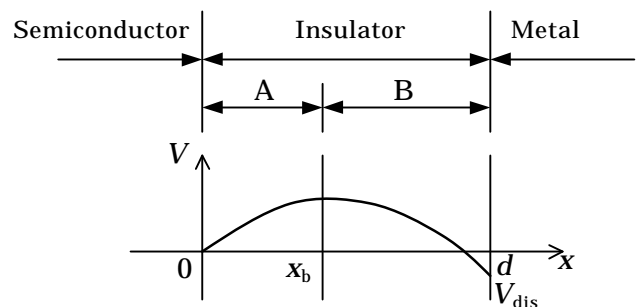


図9 絶縁膜中の電圧の分布

に存在すると金属方向に移動して、負の放電電流となる。そして、分岐点 x_b での電界は $0[V/m]$ であるので、ポアソン方程式より

$$x_b = \frac{e_0 e_i}{r} \cdot \frac{V_{\text{dis}}}{d} + \frac{d}{2} \quad (19)$$

と求められる。したがって、負の放電電流になる割合 R は

$$R = \frac{1}{d} \{ (d - x_b) - x_b \} = -\frac{2e_0 e_i}{r \cdot d^2} V_{\text{dis}} \quad (20)$$

と表される。ただし、 $-1 \leq R \leq 1$ である。式(20)より R は放電電圧 V_{dis} に比例することがわかる。

放電時間 t における絶縁膜中にトラップされている正孔の密度が r であるので、一種類の単一トラップが存在する場合は

$$r = \frac{Q_t(t)}{d} \quad (21)$$

になり、 R は

$$R = -\frac{2e_0 e_i}{Q_t(t) \cdot d} V_{\text{dis}} \quad (22)$$

となる。複数トラップの存在する場合は、

$$R = -\frac{2e_0 e_i}{\left[\sum_j Q_i^j(t) \right] \cdot d} V_{\text{dis}} \quad (23)$$

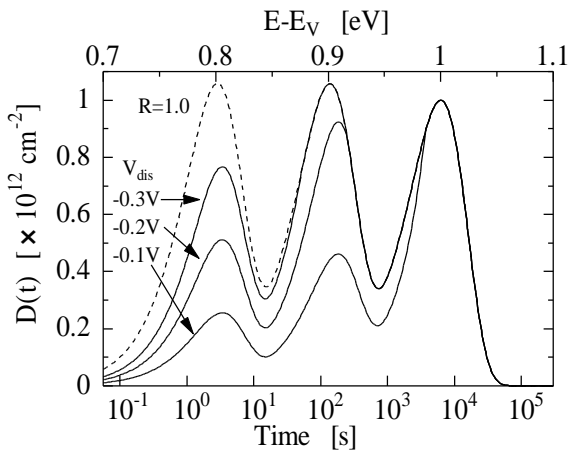


図 10 絶縁膜中に複数のトラップが存在する場合の DCTS 信号

となる。

以上より、絶縁膜中に一様に分布しているトラップによる放電電流は

$$I_{\text{dis}}(t) = -R \cdot qSN_t e_p \exp(-e_p t) + I_1 \quad (24)$$

となり、DCTS 信号は

$$\begin{aligned} D(t) &= -\frac{t \cdot \exp(1)}{qS} [I_{\text{dis}}(t) - I_1] \\ &= R \cdot N_t e_p t \cdot \exp(-e_p t + 1) \end{aligned} \quad (25)$$

となる。

図 10 に V_{dis} を変化させた場合の DCTS 信号を示す。ここでは、膜中に一様に分布する密度 $1.0 \times 10^{12} \text{ cm}^{-2}$ の 3 種類のトラップ準位 (0.8 eV、0.9 eV、1.0 eV) を仮定し、温度 300 K で計算した。トラップ準位 0.8 eV に対応するピークの場合、 V_{dis} に比例してピーク値が変化しているが、 $V_{\text{dis}} = -0.3 \text{ V}$ ではまだ飽和していない。0.9 eV に対応するピークの場合 $V_{\text{dis}} = -0.3 \text{ V}$ で飽和し、1.0 eV に対応するピークの場合 $V_{\text{dis}} = -0.1 \text{ V}$ で飽和している。このことは、式(23)の分母の電荷密度が放電時間とともに減少することに対応する。つまり、長い放電時間では、トラップされている電荷密度が減少し、低い放電電圧で $R=1$ になり、正確なトラップ密度を得ることができる。

3. 実験結果と考察

3.1. SrTiO₃ 薄膜のトラップ評価

室温で常誘電相にある SrTiO₃ を MOD - スピン塗布法で n-Si 上に成膜し、その絶縁膜上に面積 0.20 mm^2 の Al 電極を真空蒸着して MIS キャパシタを作製した。Keithley237 ソース・メジャー・ユニットを用いて放電電流を測定した。

DCTS 法の測定パラメータとして、充電電圧 3.0 V、充電時間 1 時間、放電電圧 0 V とし、温度を 300 K に設定した。そのときの放電時間と放電電流との関係を図 11(a) に示す。ノイズの影響を受けていない約 0.2 s から約 10 s の範囲の放電電流に、式(6)を用いて計算した DCTS 信号を図 11(b) に示す。この信号に、0.815 eV、 $3.7 \times 10^{10} \text{ cm}^{-2}$ の単一トラップの理論曲線を重ねるとよく一致する。このことから、今回測定した SrTiO₃ 薄膜には 0.815 eV、 $3.7 \times 10^{10} \text{ cm}^{-2}$ の単一トラップが存在していることがわかった。

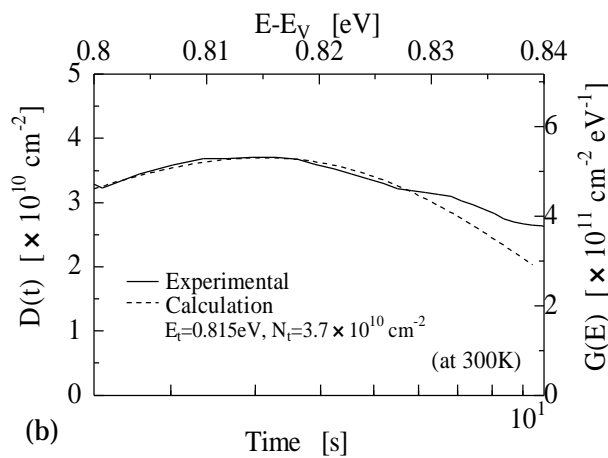
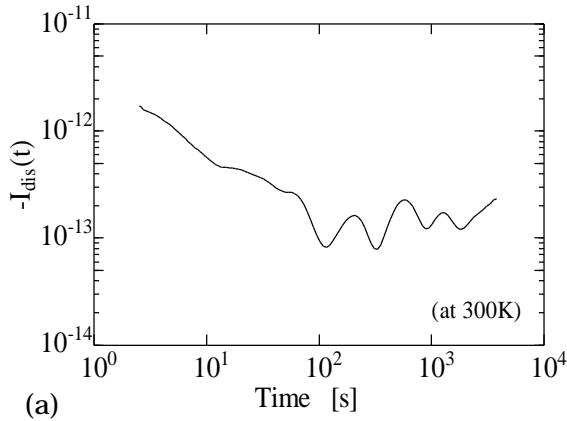


図 11 SrTiO₃ 薄膜の測定電流と DCTS 信号

3.2. BST 薄膜のトラップ評価

組成比が Ba_{0.4}Sr_{0.6}TiO₃ の BST は室温では常誘電相になる⁷⁾。膜厚が 512.8 nm の BST 薄膜を MOD - スピン塗布法で p⁺-Si 上に成膜した後、薄膜上に面積 4.91 mm² の Al 電極を真空蒸着して MIS キャパシタを作製した。

3.2.1. 放電電圧による DCTS 信号の変化

放電電圧を -0.5 V、-0.3 V、0.0 V、0.3 V、0.5 V にした場合の DCTS 信号を図 12 に示す。ただし、充電電圧 2.0 V で 1 時間充電し、温度 300 K で測定した。ノイズの影響を考慮し、検討範囲を約 2 s から約 100 s とした。この図より、トラップがエネルギー的に広く分布していることがわかる。また、放電電圧が 0 V での値が界面付近のトラップ密度であり、金属 - 絶縁膜付近にトラップが多いことがわかる。

次に、0.83 eV と 0.88 eV の 2 つの準位における DCTS 信号と放電電圧の関係 (図 13) から、 R と放電電圧 V_{dis} との関係を検討する。同一準

位においては、式(20)のトラップされている正孔による電荷密度 r は放電電圧の大きさに関わらず一定であるので、 R と V_{dis} は比例関係にある。図 13 からわかるように、DCTS 信号と V_{dis} が比例関係にあるので、式(20)が成り立つことが実験的に明らかになった。また、放電電圧による DCTS 信号の飽和がみられないので、放電電圧 ± 0.5 V では $|R| < 1.0$ であると考えられる。このことから、この BST 薄膜中には、今回評価した準位よりも深い準位に、多量のトラップが存在すると考えられる。

3.2.2. 漏れ電流とトラップとの関係

BST 薄膜 MIS キャパシタの劣化前後の電流 - 電圧 (I-V) 特性と DCTS 信号を図 14 に示す。DCTS 測定 (充電電圧 2.0 V で 1 時間) I-V 測定の順で繰り返し測定した。ただし、測定温度は 373 K である。図中では 1 回目の測定による I-V 特性と DCTS 信号を破線で示し、2 回目の結果を実線で示してある。3 回目の測定中に、この MIS キャパシタは絶縁破壊した。ただし、

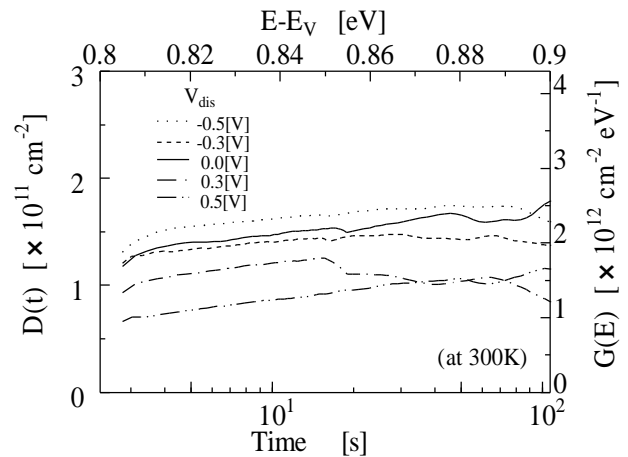


図 12 BST 薄膜 DCTS 信号

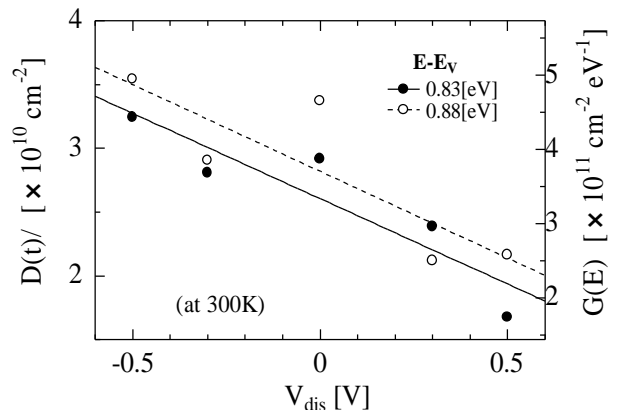


図 13 DCTS 信号 - 放電電圧特性

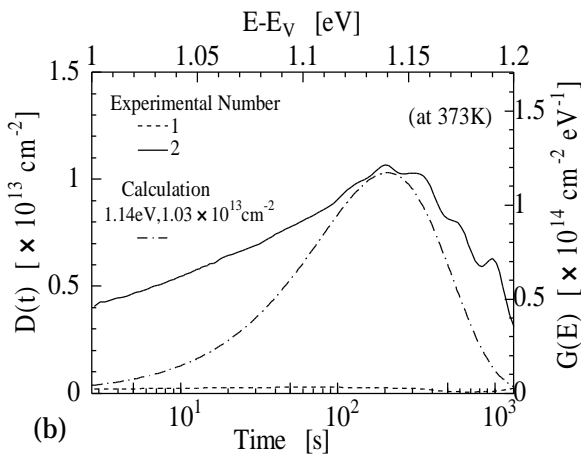
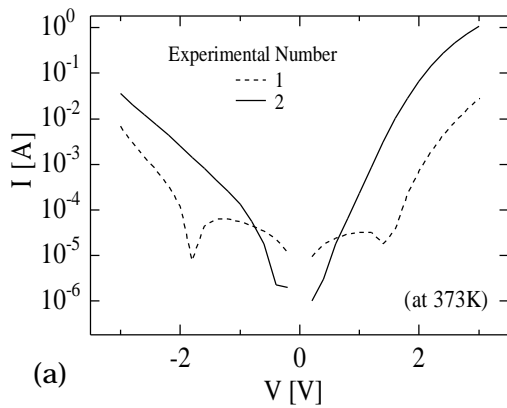


図 14 BST 薄膜 I-V 特性と DCTS 信号

1 回目の V_{dis} は 0 V であり、2 回目の V_{dis} は -0.5 V である。

図 14 からわかるように、漏れ電流の増大に対応して、DCTS 信号が増大している。DCTS 信号の実線で示されているピークから、単一トラップとして E_t 及び N_t を求めると、 1.14 eV 及び $1.03 \times 10^{13} \text{ cm}^{-2}$ であった。これらの値を用い

て、式(6)から計算した DCTS 信号を一点鎖線で示す。実験結果が計算結果より幅広いことより、 1.14 eV を中心に分布したトラップが存在すると思われる。さらに、これらのトラップ密度の増加が漏れ電流を増大させていると推測される。

4. まとめ

今回提案している MDFDS 構造 FET 型不揮発性メモリには、高誘電率でかつ高絶縁性の絶縁体薄膜が必要である。今回は、絶縁体の漏れ電流の原因となるトラップを評価するために DCTS 法を詳細に検討した。特に、トラップの存在する位置と DCTS 信号との関係を議論した。さらに、BST 薄膜中の $E_t = 1.14$ eV 付近のトラップが漏れ電流に大きく影響することがわかった。今後は、漏れ電流の機構について検討する。

参考文献

- 1) S. S. Eaton, D. B. Butler, M. Parris, D. Wilson and H. McNeille: Dig. Tech. Pap. IEEE Int. Solid-State Circuit Conf., **31** (1988) 130
- 2) J.L. Moll and Tarui: IEEE Trans. Electron Devices **10** (1963) 338.
- 3) S.Y. Wu: IEEE Trans. Electron Devices **21** (1974) 499.
- 4) H. Matsuura, M. Yoshimoto and H. Matsunami: Jpn. J. Appl. Phys. **34** (1995) L371
- 5) H. Matsuura, M. Yoshimoto and H. Matsunami: Jpn. J. Appl. Phys. **34** (1995) L185
- 6) H. Matsuura: Jpn. J. Appl. Phys. **36** (1997) 3569
- 7) M. Azuma, M. Scott, et al.: ISIF '92 Proceedings, Monterey CA, 1992, p.109.