

## 低価格 X 線検出素子(Silicon Drift Detector)構造の提案

### Proposal of Structure for Popular Edition of X-Ray Detector (Silicon Drift Detector)

大阪電気通信大学 <sup>○</sup>岡田 亮太 <sup>a)</sup>, 西川 祐二郎, 松浦 秀治 <sup>b)</sup>

Osaka Electro-Communication Univ. <sup>○</sup>Ryota Okada<sup>a)</sup>, Yujiro Nishikawa, Hideharu Matsuura <sup>b)</sup>

E-mail: a) mf11a003@oecu.jp b) matsuura@isc.osakac.ac.jp

【はじめに】シリコンを用いた従来の X 線検出素子である SDD (Silicon Drift Detector)の簡素化として、図 1(a)に示す Gated SDD 構造 (GSDD) の提案[1]を行い、これまで提案してきた構造[2-5]の中で一番のエネルギー分解能を得ることができた[4,5]。ここで、GSDD は円筒状であり、中心にアノード (n 層) があり、アノード周辺にリング状のゲート電極と p リングがある。反対の面には、受光面であるカソード (p 層) がある。また、高抵抗率 (> 5 kΩ・cm) な基板を用いることで、Cd の蛍光 X 線 (エネルギー : 23 keV) のような高いエネルギーの吸収率を高められるため、高抵抗率基板を用いた SDD の作製を行ってきた[2-5]。しかし、高抵抗率な基板は高価なため、性能を維持しながら低価格化を目指して、市販されている SDD に用いられている抵抗率(2 kΩ・cm)の基板に注目した。しかし、デバイスシミュレーションによって問題点が判明した。今回は、デバイスシミュレータを用いて素子内部の電位分布をシミュレーションし、この問題を解決できる構造を検討する。

【シミュレーション方法】基板抵抗率 10 kΩ・cm、膜厚 0.3mm と基板抵抗率 2 kΩ・cm、膜厚 0.3mm の n 型ウェハを用いた 2 通りの GSDD を想定した。印加条件は、基板抵抗率 10 kΩ・cm の場合 p 層、p リング、ゲート電極にそれぞれ-100 V、基板抵抗率 2 kΩ・cm の場合 p 層、p リング、ゲート電極にそれぞれ-150 V とし、保護酸化膜と Si 界面に存在する正の固定電荷密度を  $1 \times 10^{10} \text{ cm}^{-2}$  と仮定した。また、図 1 に示すように 2 種類のゲート電極間隔を検討した。

【シミュレーション結果・考察】図 2 に基板抵抗率 10 kΩ・cm を用いた電位分布のシミュレーション結果を、図 3 に基板抵抗率 2 kΩ・cm を用いた電位分布のシミュレーション結果を示す。図 3 より、2 kΩ・cm の基板の場合、同じゲート電極間隔ではアノードと同電位の領域が広範囲で存在し、ここで発生した電子をアノードに収集することはできない。そこで、図 1(b)に示すようにゲート電極間隔を狭くし、固定電荷の影響を低減させる構造を検討した。図 4 にゲート電極間隔を狭くした構造の電位分布のシミュレーション結果を示す。図 4 より、良好な勾配を形成させることができた。これより、普及型 X 線検出素子の作製が可能であることがわかった。

- [1] 松浦 秀治, 特願 2009-157627, 特開 2011-14718.
- [2] 松浦秀治, 他 5 名, 電子情報通信学会論文誌 J93-C(2010)303.
- [3] 北野谷 征吾, 他 2 名, 信学技報, SDM2010-186(2010-12)7-12.
- [4] 岡田 亮太, 他 2 名, 信学技報, SDM2011-144(2011-12)65-70.
- [5] H. Matsuura, et al., Key Engineering Mater. 495(2012)294-297.

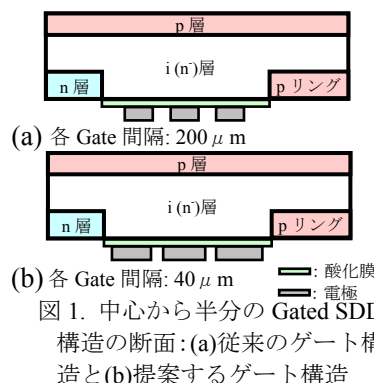


図 1. 中心から半分の Gated SDD 構造の断面: (a)従来のゲート構造と(b)提案するゲート構造

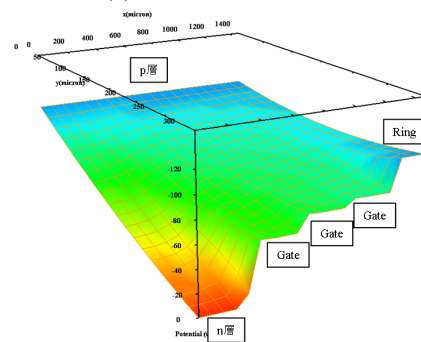


図 2. GSDD 内部の電位分布(10kΩ・cm)

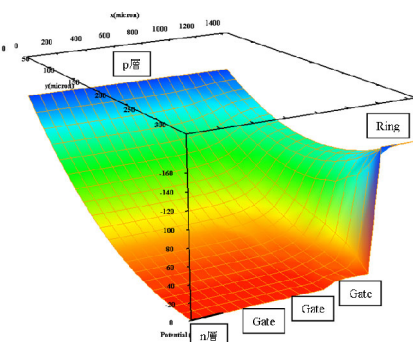


図 3. GSDD 内部の電位分布(2 kΩ・cm)

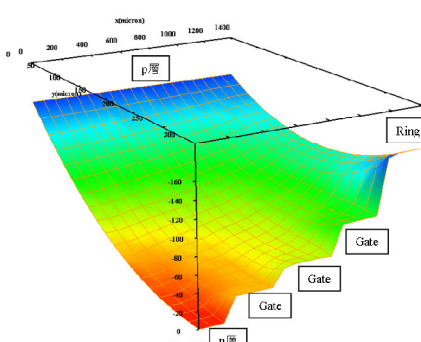


図 4. 改善した GSDD 内部の電位分布 (2 kΩ・cm)