

X線検出素子 (Silicon Drift Detector) の簡素化と高エネルギー X線 に対する高感度化

松浦 秀治^{†a)} 高橋 美雪[†] 小原 一徳[†] 山本 和代[†]
前田 健寿[†] 加川 義隆[†]

Simplification of Structures and Improvement of Sensitivity of High-Energy X-Rays
for Si X-Ray Detectors (Silicon Drift Detector)

Hideharu MATSUURA^{†a)}, Miyuki TAKAHASHI[†], Kazunori KOHARA[†],
Kazuyo YAMAMOTO[†], Taketoshi MAEDA[†], and Yoshitaka KAGAWA[†]

あらまし 市販のペルチェ冷却で動作する X 線検出素子である Silicon Drift Detector (SDD) は、X 線が入射したときに半導体内部で発生した電子を効率良く収集するため、受光面の反対面に多数の *p* リングを形成し、それぞれの *p* リング間を微細加工された MOSFET (Metal-Oxide-Semiconductor Field-Effect Transistor) で接続し、素子内部に最適な電位こう配を形成している。本研究では、素子構造の簡素化による低価格化を目指し、微細加工された MOSFET を含まない構造を検討した。更に、Cd 等の有害元素からの高エネルギー蛍光 X 線を効率良く検出できるように、Si 基板の高抵抗率・厚膜化を目指した構造を提案し、その可能性に関して実験面から検討した。

キーワード Silicon Drift Detector, X 線 Si 検出素子, 新構造, 低価格

1. ま え が き

EU (European Union) が 2006 年 7 月 1 日に施行した有害物質規制である RoHS 指令 (Restriction of the use of certain hazardous substance in electrical and electronic equipment) 順守に向け、電気・電子機器中の有害物質を検出できる簡易型蛍光 X 線分析装置が要望されている。また、食物の有害物質 (Cd 等) 汚染と、土壌の公害物質 (As, Se, Hg 等) 汚染を調べるための微量含有物質のその場分析が熱望されている。

蛍光 X 線分析装置用の高分解能 X 線検出素子である Li 添加 Si Schottky 素子や Ge pin 素子の動作には液体窒素温度が必要であり、超伝導検出素子では液体ヘリウム温度以下が必要である [1], [2]。

X 線検出素子が室温付近で動作可能になると、X 線検出装置が小型・可搬になり、現地での調査が可能になる。CdTe は硬 X 線 (> 25 keV) 用として、Si は軟 X 線 (< 25 keV) 用として利用されている。そのため、25 keV 以下の X 線を検出する蛍光 X 線検出用には Si を用いる必要がある。

ペルチェ冷却で動作する X 線 Si 検出素子として、抵抗率約 2 kΩcm で厚さ 0.3 mm 程度の Si 基板を用いた pin 検出素子があるが、受光面積を広くすると検出素子の電気容量が増大するため、高分解能が得られない。素子の電気容量を低減するために、LSI (large-scale integration) 作製技術を駆使した、Silicon Drift Detector (SDD) が市販されているが [3], [4]、歩留りが悪いと高価である。特に、この素子内には微細加工された MOSFET (meta-oxide-semiconductor field-effect-transistor) が組み込まれ (図 1)、多数の *p* リングの電圧が制御されている点が問題となる。このように、携帯型蛍光 X 線分析装置の開発及び普及促進のために、少なくともペルチェ冷却で動作する Si 検出素子の低価格化と高分解能化が期待されている。

[†] 大阪電気通信大学工学部電気電子工学科, 寝屋川市
Department of Electrical and Electronic Engineering,
Osaka Electro-Communication University, 18-8 Hatsu-cho,
Neyagawa-shi, 572-8530 Japan

a) E-mail: matsuur@isc.osakac.ac.jp

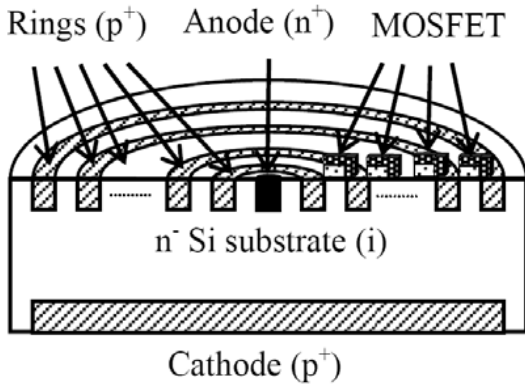


図1 MOSFETを有する18本リング構造のSDD
Fig. 1 SDD structure with 18 rings and MOSFETs.

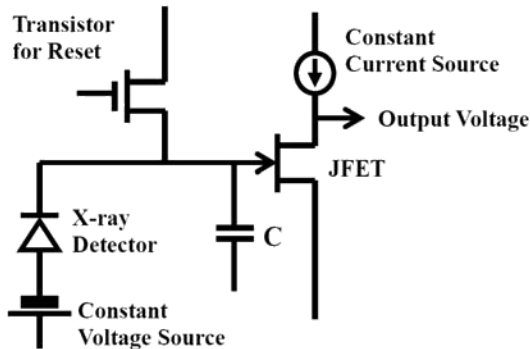


図2 X線検出素子と前段増幅器を含む回路
Fig. 2 Circuit with X-ray detector and pre-amplifier.

1個のX線から生成される数千個程度の少量の電子を図2に示すコンデンサに蓄積し、微小電圧を発生させ、接合型FET(JFET)で増幅させる。ここで、X線により1対の電子・正孔対を発生させるためには、3.6eVが必要である。例えば、MnのK α 線(5.9keV)の場合、1600個程度の電子しか発生しないため、0.2pFのコンデンサでは1.3mVの電圧しか発生しない。更に高い逆方向電圧を印加して、空乏層内でアバランシによる電子数の増幅を行った場合、同じエネルギーのX線による電子の収集数にばらつきが起こり、分解能が低下する。

一方、信号用電圧を発生させるコンデンサとX線検出素子が並列に接続されるため、合成電気容量が大きくなり、発生する電圧は更に低くなる。pin構造の電気容量を小さくするために、図1に示すようにn⁺層のアノードの面積を狭くし、X線検出素子の電気容量を小さくしている[3],[4]。

室温付近での動作の問題点は、検出素子のリーク電流である。例えば、Cdの蛍光X線は高エネルギーのため、半導体がX線を十分に吸収するためには半導体を厚くし、かつ半導体全体を空乏層化しなければならない。具体的には、SiによるCdのK α 線(23keV)の吸収は、現状の0.3mmで約18%であり、1.0mmで約50%である[5]。しかし、1.0mmのSi基板全体を空乏層化するためには、素子に高逆方向電圧を印加する必要があり、リーク電流が増加するため、図2のコンデンサで発生する電圧のうち、リーク電流による連続的な電圧増加とX線入射によるパルス的な微小な電圧増加との区別が困難となる(分解能低下)。したがって、低逆方向電圧で空乏層を基板全体に広げるために、低ドーパント密度のSi基板が求められる。例えば、同じ逆方向電圧の場合、ドーパント密度を4分の1に低減できると空乏層幅を2倍にできる。そのため、高純度な高抵抗率Siを用いたX線検出素子の開発が必要となる。

これまではMOSFETを含むSDDの開発を行ってきたが[6]~[8]、本研究では低価格化実現のために微細加工されたMOSFETを含まない構造[9]を開発するとともに、Si基板を厚くするために、高純度で高抵抗率(6.5k Ω cm)のn⁻型Si基板を用いた場合の問題点を見出し、それらを解決できる新たに提案した構造[10]の可能性を室温での実験結果から検討する。以上のように、本研究は厚さ約1mmのSi基板を用いたSDDの開発に向けた基礎研究である。

2. 実験方法

抵抗率が2k Ω cmまたは6.5k Ω cmで、膜厚0.3mmのn⁻型Siウェーハ(i層)を用いてSDDを作製した。同時に、アノード(n⁺層)とカソード(p⁺層)が同じ面積であるpinダイオードも作製した。図1と図3に示すように最適な電位こう配を作る複数の深さ2.5 μ mのp⁺のリング(3本または18本)を、Bのイオン注入(60keV, 1×10^{15} cm⁻²)後に1100 $^{\circ}$ Cで50分のアニールにより形成した。次に、15nmの熱酸化膜を有するSi表面へのPのイオン注入(60keV, 6×10^{15} cm⁻²)後に1000 $^{\circ}$ Cで40分のアニールにより、中央に電子収集電極となる半径80 μ m、深さ2 μ mのn⁺層(アノード)を形成した。反対面に、60nmの熱酸化膜を有するSi表面へのBのイオン注入(50keV, 1×10^{14} cm⁻²)後に900 $^{\circ}$ Cで30分間のアニールにより、受光面積5mm²、深さ0.3 μ mの

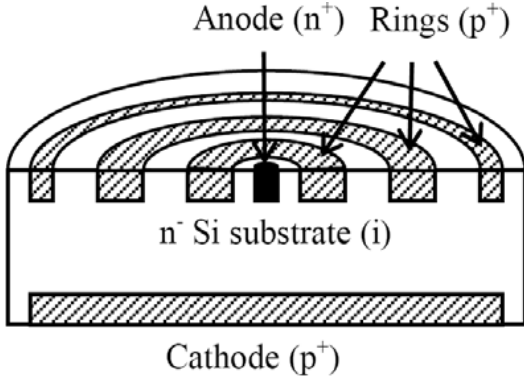


図 3 3本リング構造のSDD
Fig. 3 SDD structure with 3 rings.

p⁺ 層 (カソード) を形成した。

18本リングの場合, リング間に MOSFET (チャネル長: 12 μm, チャネル幅: 20 μm, 酸化膜厚: 300 または 500 nm) を形成し, 外側のリングとゲートが同電位になるようにし, 各リングを電気的に結合した (図 1). そして, 最外周リングに -80 V, 最内周リングに -5 V を印加した。これは, リング幅が狭くなり (リング幅: 35 μm), 各リングに電圧印加用の電極を形成できないためである。3本リングの場合 (リング幅: 240 μm), 最外周リングに -80 V, 中間リングに -42.5 V, 最内周リングには -5 V を印加した。

Keithley 社製の Source-Measure Unit (SMU 236) を用いて電流-電圧特性と, Hewlett-Packard 社製の LCR メータ (4284A) を用いて容量-電圧 (*C-V*) 特性を測定した。更に, 線源としてアメリカシウム (²⁴¹Am) の γ 線を用い, X 線検出特性は自作の前段増幅器, Tennelec 社製の波形整形増幅器 (Shaping Amplifier: TC244) と Amptek 社製の Multichannel Analyzer (MCA8000A) を用いて測定した。

3. 結果と考察

3.1 素子構造の簡素化

抵抗率 2 k Ω cm の Si 基板を用いた SDD について調べた。

3.1.1 素子全体の空乏層化電圧

3本リングを有する SDD の *C-V* 特性を測定した。図 4 にリングに電圧を印加していないときのアノード・カソード間の *C-V* 特性を, 図 5 にリングに電圧を印加したときの *C-V* 特性を示す。低周波数 (< 1 kHz) では i 層に形成された空乏層幅による容量を示し, 高

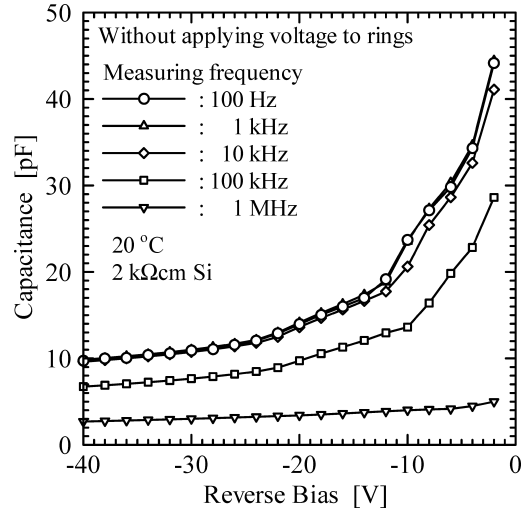


図 4 2 k Ω cm の Si を用いた SDD の *C-V* 特性 (リングに電圧印加無)
Fig. 4 *C-V* characteristics of SDD with 2 k Ω cm Si without applied biases to rings.

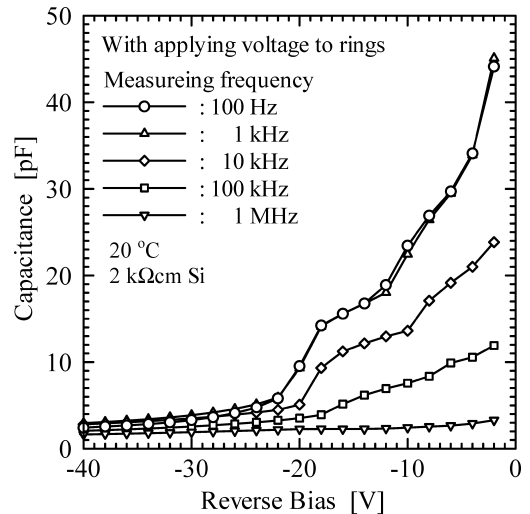


図 5 2 k Ω cm の Si を用いた SDD の *C-V* 特性 (リングに電圧印加有)
Fig. 5 *C-V* characteristics of SDD with 2 k Ω cm Si with applied biases to rings.

周波数 (1 MHz) では半導体の誘電緩和の影響から i 層膜厚による容量 (一定値) を示す。図 4 から分かるように, リングに電圧を印加していない状態では, -40 V を印加しても容量は i 層膜厚から予測される容量より大きい。このことより, -40 V の逆方向電圧の印加では, 受光面下の i 層が完全には空乏層化されていないことが分かる。

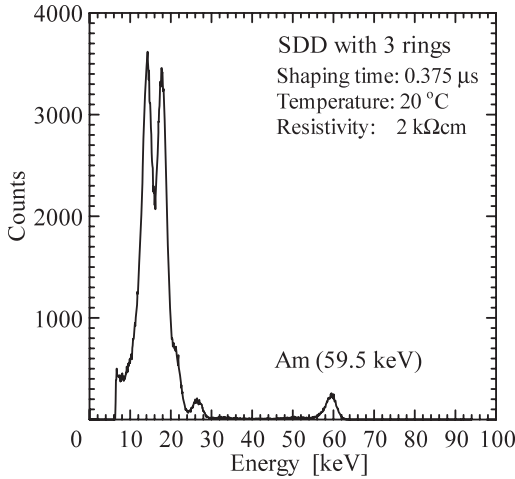


図 6 2 kΩcm の Si を用いた SDD による ^{241}Am スペクトル

Fig. 6 ^{241}Am spectrum of SDD with 2 kΩcm Si.

一方、図 5 から分かるように、リングに電圧を印加することにより、100 Hz での容量も -40 V で高周波数の容量とほぼ等しくなっているため、予想どおり受光面下のすべての i 層が空乏層化していることが分かった。図中の -20 V 付近での容量の激減は、実験方法で述べた逆方向電圧を各リングに印加したことによりリング側から広がった空乏層と、 -20 V をカソードに印加したときのカソード側からの空乏層が繋がったからである。

3.1.2 漏れ電流

3 本リングの SDD のリングに電圧を印加したときのアノード電流-アノード・カソード間電圧特性を測定した。 20°C で -100 V の逆方向電圧を印加したとき、漏れ電流は 5.8 nA であり、想定していた 1 nA 以下は達成できなかった。漏れ電流を想定値以下にするためには、低温にするか、 $2\text{ k}\Omega\text{cm}$ より高抵抗率の n^- 型 Si ウェーハを用いる必要があることが分かった。

3.1.3 ^{241}Am による X 線検出特性

アノードをほぼ 0 V 、カソードには -100 V 、リングには実験方法で述べた電圧を印加したとき、波形整形増幅器における最適なシェーピングタイムでの 3 本リングを有する SDD が、 ^{241}Am からの放射線を検出したときのスペクトルを図 6 に示す。 ^{241}Am からの γ 線のエネルギーは 26.4 keV と 59.5 keV である。図 6 中の低エネルギー側の γ 線は、Am が α 崩壊過程で生成された Np からの γ 線 (13.9 keV と 17.8 keV) で

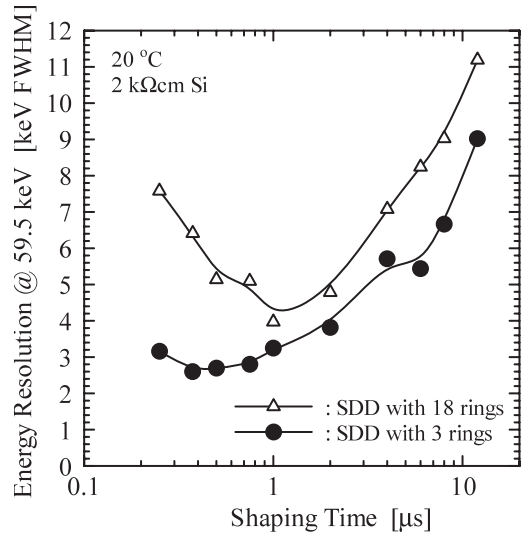


図 7 素子構造の違いによるエネルギー分解能のシェーピングタイム依存性

Fig. 7 Shaping-time dependence of energy resolution for different structures.

ある。 59.5 keV の γ 線は最も強度が強いがエネルギーが高く、今回用いた Si ウェーハの膜厚が 0.3 mm と薄かったため、検出能力は低くなった。

3.1.4 リング本数の検討

図 7 に、18 本のリングをもつ SDD (印) と 3 本のリングをもつ SDD (印) における、 59.5 keV の X 線エネルギーでの検出信号の FWHM (full width at half maximum) のシェーピングタイム依存性を示す。素子中央のアノードをほぼ 0 V にし、カソードには -100 V 、リングには実験方法で述べた電圧を印加した。3 本リングの SDD では、シェーピングタイムが $0.375\text{ }\mu\text{s}$ のとき、最も FWHM が良く、 2.6 keV であった。図から分かるように、18 本の SDD より 3 本の SDD の方がエネルギー分解能が良いことが分かり、SDD の簡素化の可能性を示すことができた。

3.1.5 リングの効果

3 本リングをもつ SDD を用いて、リングへの電圧印加によるエネルギー分解能の影響を調べた。図 8 には、リングに最適な (図 7 と同じ条件の) 電圧を印加した場合 (印)、すべてのリングを浮かした場合 (印) とすべてのリングを接地した場合 (印) のエネルギー分解能のシェーピングタイム依存性を示す。すべてのリングを接地した場合は、リングとアノードが同電位となるため、素子の中央のアノードに電子が集

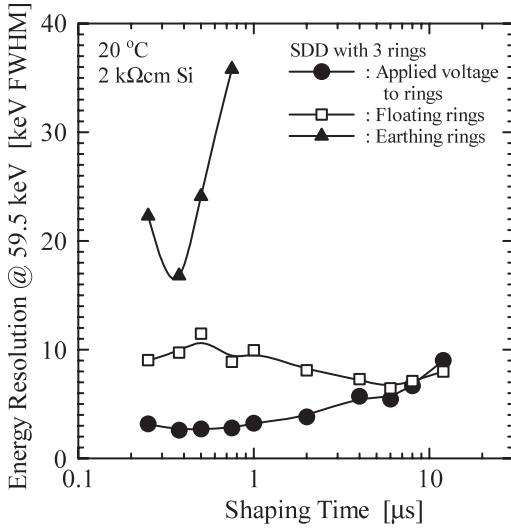


図 8 リングへの印加電圧条件によるエネルギー分解能のシェーピングタイム依存性
Fig. 8 Shaping-time dependence of energy resolution with different bias conditions of rings.

まるような電位こう配ができない．このため，X 線により発生した電子がほとんどアノードに収集できず，分解能が悪くなったと考えられる．すべてのリングを浮かした場合は，自然に外側のリングの電圧が内側のリングに対して負となるため，発生した電子をある程度アノードに集めることができたと考えられる．リングに最適な電圧を印加することにより，発生した電子を更に効率良くアノードに収集できたために，エネルギー分解能が最も良くなった．このことにより，リングに電圧を印加し，電位こう配を付け，周辺部で発生した電子を中央のアノードに集めることが必須であることが分かった．更に，3 本リングでその効果が十分に現れていることが確認できた．

3.2 Si 基板の高抵抗率化

抵抗率 6.5 kΩcm の Si 基板を用いた SDD について調べた．

3.2.1 漏れ電流の Si 抵抗率依存性

図 9 に，リングに電圧を印加しない状態でのアノード電流-アノード・カソード間電圧特性を示す．Si 基板の抵抗率を高くすることにより，漏れ電流が抑えられていることが分かる．したがって，Si 基板の高抵抗率化は，漏れ電流の低減に大きく寄与することが明らかになった．

3.2.2 i 層の完全空乏層化

抵抗率が 6.5 kΩcm の Si 基板を用いた pin ダイオー

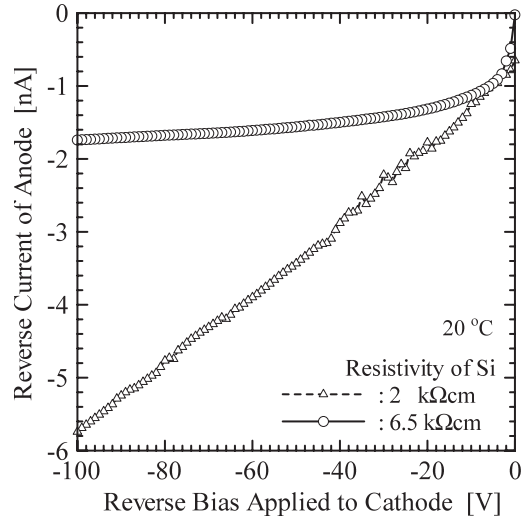


図 9 リングに電圧を印加しないときの SDD のアノード側の漏れ電流
Fig. 9 Leakage current of anode in SDD without applied biases to rings.

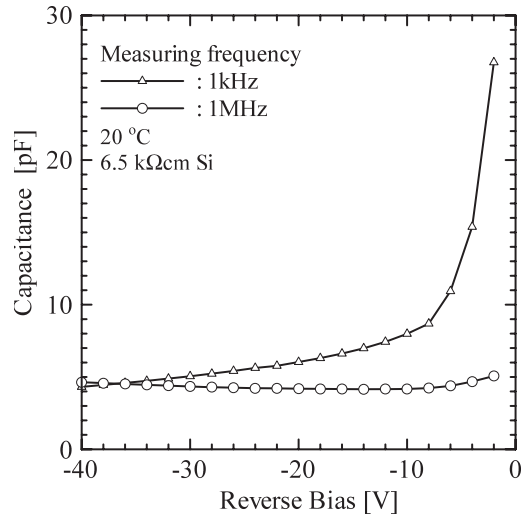


図 10 6.5 kΩcm の Si を用いた pin ダイオードの容量-電圧特性
Fig. 10 $C-V$ characteristics of pin diode with 6.5 kΩcm Si.

ドの $C-V$ 特性を図 10 に示す．高周波数である 1 MHz では，Si 基板の膜厚による容量が測定されるため，その値はほぼ一定である．一方，低周波数である 1 kHz では，空乏層幅による容量が測定できるため，逆方向電圧が高くなるに従い，空乏層幅が広くなり，容量が減少する．約 -40 V の逆方向電圧を印加すると高周波数での容量と一致するため，約 -40 V で i 層が完全

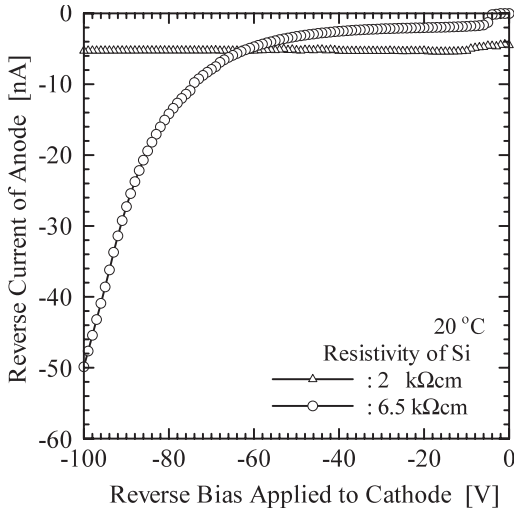


図 11 リングに電圧印加時のアノード側の漏れ電流
Fig. 11 Leakage current of anode in SDD with applied biases to rings.

に空乏層化してことが分かった．抵抗率が $2\text{ k}\Omega\text{cm}$ の Si 基板を用いた pin ダイオードの場合は， -150 V を印加しても完全に空乏層化しなかったので，高抵抗率の Si を用いることにより，SDD を低逆方向電圧で動作できることが確認できた．

3.2.3 リングに電圧印加時のアノード側の漏れ電流

図 11 に，リングに電圧を印加した場合の 2 種類の抵抗率のアノード電流のアノード・カソード間電圧依存性を示す．図 9 と比較すると， $2\text{ k}\Omega\text{cm}$ の場合はリングに電圧を印加してもアノードに流れる電流は，カソード電圧 -100 V ではほとんど増加しなかった．一方， $6.5\text{ k}\Omega\text{cm}$ の場合は 1.7 nA から 50 nA に急激に増加した．SDD はリングに電圧を印加した状態で動作させるため，アノード電流の増加は好ましくない．そのため，抵抗率を $6.5\text{ k}\Omega\text{cm}$ にしたことによるアノード電流の増加の原因を調べた．

3.2.4 リングに電圧印加時のカソード側の漏れ電流

図 12 に，リングに電圧を印加したときのカソード電流のアノード・カソード間電圧依存性を示す．この場合，mA 台の電流がカソードに流れていることが分かる．図 11 から分かるように，アノードには nA 台の電流しか流れていない．したがって，リングとカソード間に電流が流れていると考えられる．また，この電流がアノード電流を増加させたと考えられる．抵

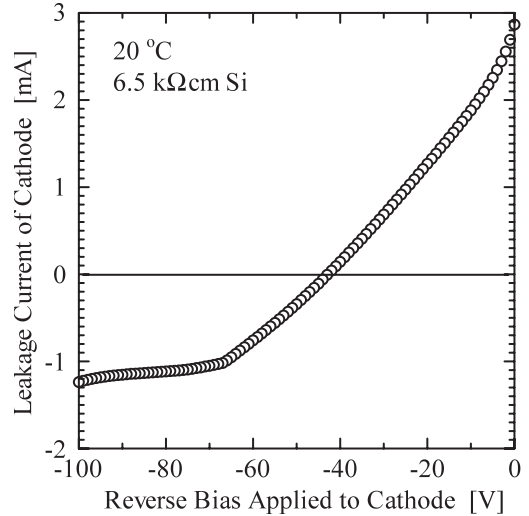


図 12 リングに電圧印加時のカソード側の漏れ電流
Fig. 12 Leakage current of cathode in SDD with applied biases to rings.

抗率が $2\text{ k}\Omega\text{cm}$ ではほとんど流れなかったことから， $6.5\text{ k}\Omega\text{cm}$ の場合に p^+ 層間（リングとカソード間）に電流が流れる原因を調べた．

3.2.5 pnp トランジスタ動作

SDD 構造を，pnp トランジスタ構造（リング (p^+ 層) をエミッタ，アノード (n^- 層) をベース，カソード層 (p^+) をコレクタ) と考え，ベース電流を $-2\text{ }\mu\text{A}$ ずつ変化させた．図 13 から分かるように，ベース電流を $2\text{ }\mu\text{A}$ 変化させるに従い， 9 V でのコレクタ電流が約 $80\text{ }\mu\text{A}$ 変化しているのので， $6.5\text{ k}\Omega\text{cm}$ の SDD は約 40 倍の増幅率をもつ pnp トランジスタとして動作していることが分かった．これは，Si 基板の高純度化により，ベース内の空乏層が広がりやすくなったのと同時に正孔の拡散長が長くなったためと考えられる．

3.2.6 高抵抗率化による問題点の改善

Si の場合，Cd 等の蛍光 X 線を効率良く検出するには，Si 膜厚が現状の 0.3 mm より厚くする必要がある．しかし，抵抗率が $2\text{ k}\Omega\text{cm}$ では厚くできても 0.5 mm までである．更に厚くするためには，Si を高抵抗率化しなければならない．本研究の実験結果から，Si の高抵抗率化により Si 膜厚を厚くでき，かつアノードの漏れ電流も低減できることが分かった．しかし，リングに電圧を印加することにより，リングとカソード間に正孔による電流が流れる．この電流を抑えるためには，リングとカソード間の電位差をなくすことが必要である．そこで，図 3 の最外周リングだけがある 1 本リン

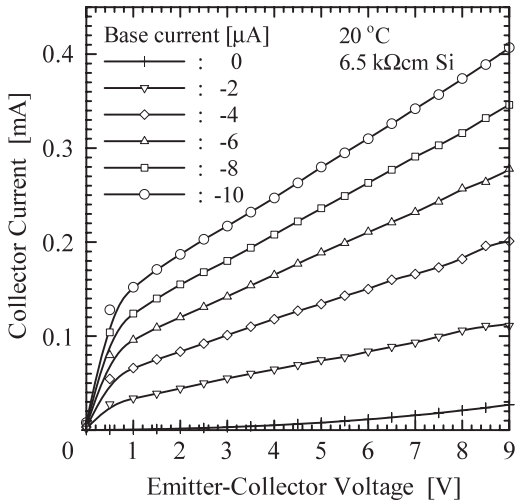


図 13 SDD を pnp トランジスタとみなしたときのコレクタ電流-エミッター・コレクタ間電圧特性
 Fig. 13 Characteristics of collector current vs emitter-collector voltage when SDD is regarded as pnp transistor.

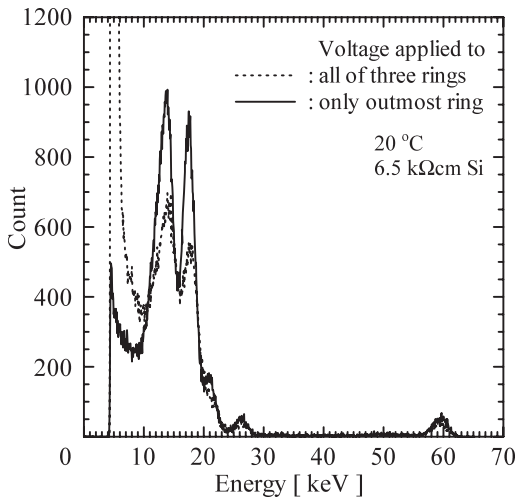


図 14 6.5 kΩcm の Si を用いた SDD による ²⁴¹Am スペクトル
 Fig. 14 ²⁴¹Am spectrum of SDD with 6.5 kΩcm Si.

グの SDD 構造を提案した [10] . ここで、リングとカソードには同電位を印加することにより、リング・カソード間に電流が流れないようにできる .

3.2.7 ²⁴¹Am による X 線検出特性

新構造を作製する前に、図 3 の 3 本リングの構造の SDD (6.5 kΩcm) を用いて、1 本リングの SDD 素子の性能を推測するための実験を行った . 図 14 に、²⁴¹Am からの γ 線の検出特性を示す . 点線は 3 本

リングのすべてに最適な電圧を印加した場合であり、実線は最外周リングだけにカソードと同電圧を印加した場合である . ここで、最外周リングにだけカソードと同電圧を印加した場合と、提案している 1 本リングとは、構造的に同等と考えられる . 図から分かるように、最外周リングだけにカソードと同電圧を印加した場合の方が、²⁴¹Am スペクトルは良いことが分かった . 以上から、最外周リングとカソードに同電圧を印加するデバイス構造により、厚い高抵抗率 Si 基板を用いた X 線検出素子を作製できることが分かり、Cd の蛍光 X 線までを効率良く検出できる蛍光 X 線検出素子の実現化が期待できる . 更に、ペルチェ冷却することにより分解能を改善できると期待できる .

4. む す び

作製工程を簡素化した、MOSFET を有しない 3 本リングの SDD は、性能が良い X 線検出素子であることを明らかにした . このことにより、SDD の低価格化の可能性が期待できる .

高純度な高抵抗率 n⁻ 型 Si 基板の場合、ドナー密度が低いため、空乏層幅を広げやすい . そのため、n⁻ 型 Si 基板の膜厚を厚くできるため、高エネルギーの X 線を効率良く吸収できる . そこで、これまで 5 kΩcm 以上の高抵抗率 Si を用いた SDD 素子が作られなかった理由を明らかにした . その問題点を解決できる、高純度の高抵抗率 Si を用いた SDD 構造を提案した . 作製した 3 本リングの SDD 構造を用いて、1 本リングの SDD 構造の可能性を調べ、良好な性能が得られることが分かった . この結果から、25 keV までの蛍光 X 線を効率良く検出できる素子の開発の可能性が出てきた .

謝辞 貴重な御意見を頂いた、谷口一雄氏と宇高忠氏をはじめ (株) テクノエックスの方々、大堀謙一氏、岡田義明氏、新井重俊氏、駒谷慎太郎氏と安井健吾氏をはじめ (株) 堀場製作所の方々、及び西村良和氏、山本浩史氏と吉元伸夫氏をはじめ (株) 三社電機製作所の方々に感謝します . SDD を作製して頂いた (株) 三社電機製作所の方々に感謝致します . 本研究の一部は、独立行政法人日本学術振興会・科学研究費補助金 (基盤研究 (C)) 「微量公害物質検出用室温動作・高エネルギー X 線検出素子の研究」(18560356) (2006 年度 ~ 2007 年度) 及び科学技術振興機構・先端科学測定・機器開発事業 「大気浮遊粒子用蛍光 X 線分析装置の開発」(代表: 谷口一雄) (2004 年度 ~ 2008 年度)

により行った。

文 献

- [1] G. Lutz, *Semiconductor Radiation Detectors*, Springer, Berlin, 1999.
- [2] H. Spieler, *Semiconductor Detector Systems*, Oxford University Press, Oxford, 2005.
- [3] C. Fiorini, J. Kemmer, P. Lechner, K. Kromer, M. Rohde, and T. Schulein, "A new detection system for X-ray microanalysis based on a silicon drift detector with Peltier cooling," *Review of Scientific Instruments*, vol.68, no.6, pp.2461-2465, June 1997.
- [4] L. Struder, N. Meidinger, D. Stotter, J. Kemmer, P. Lechner, P. Leutenegger, H. Soltau, F. Eggert, M. Rohde, and T. Schulein, "High-resolution X-ray spectroscopy close to room temperature," *Microscopy and Microanalysis*, vol.4, no.6, pp.622-631, 1998.
- [5] C.R. Tull, J.S. Iwanczyk, B.E. Patt, S. Barkan, and L. Feng, "High efficiency silicon X-ray detectors," *IEEE Trans. Nucl. Sci.*, vol.51, no.4, pp.1803-1807, 2004.
- [6] H. Matsuura and K. Nishida, "A new structure of an N-channel junction field-effect transistor embedded in a pin diode for an X-ray detector," *Jpn. J. Appl. Phys. 2, Lett.*, vol.37, no.2A, pp.L115-L118, Feb. 1998.
- [7] H. Matsuura, K. Akatani, M. Ueda, K. Segawa, H. Tomozawa, K. Nishida, and K. Taniguchi, "A new n-channel junction field-effect transistor embedded in the i layer of a pin diode," *Jpn. J. Appl. Phys. 2, Lett.*, vol.38, no.9A/B, pp.L1015-L1017, Sept. 1999.
- [8] 松浦秀治, 谷口一雄, 西田克彦, 半導体装置, 特許 3883678.
- [9] 松浦秀治, 谷口一雄, 宇高 忠, 放射線検出器, 特開 2008-153256.
- [10] 松浦秀治, 谷口一雄, 宇高 忠, 放射線検出器, 特開 2008-258348.
(平成 21 年 12 月 10 日受付, 22 年 3 月 1 日再受付)



松浦 秀治 (正員)

1980 京大・工・電子卒。1982 同大大学院修士課程了。同年通商産業省工業技術院電子技術総合研究所入所。1995 阪電通大講師。1998 同大助教授。2003 より同大教授。半導体工学・デバイスの基礎研究に従事。特に、太陽電池と X 線検出素子の研究・開発、半導体の耐放射線性の研究、次世代半導体中の不純物・欠陥の評価。応用物理学会会員, IEEE Senior 会員。博士(工)。



高橋 美雪

2006 阪電通大・工・電子卒。2008 同大大学院・工学研究科・電子通信工学専攻・修士課程了。



小原 一徳

2006 阪電通大・工・電子卒。



山本 和代

2007 阪電通大・工・電子卒。



前田 健寿

2007 阪電通大・工・電子卒。



加川 義隆

2008 阪電通大・工・電子卒。